

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-210600

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

H04S 5/02

(21)Application number : 09-007185

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 20.01.1997

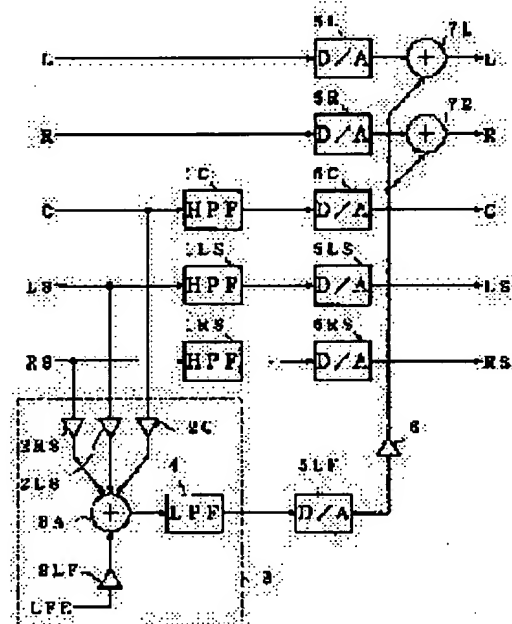
(72)Inventor : SUZUKI TATSUYA

## (54) SOUND PROCESSING CIRCUIT

### (57)Abstract:

PROBLEM TO BE SOLVED: To easily attain control and to easily reserve an amplitude margin and to reduce deterioration in the sound quality in the acoustic processing circuit that distributes low frequency sound components of a sound signal of multi-channel.

SOLUTION: Audio signals of L and R channels are converted into analog signals by D/A converters 5L, 5R and the analog signals are given to adders 7L, 7R. Low frequency components of audio signals in C, LS and RS channels are extracted by HPFs 1C, 1LS, 1RS and the resulting signals are given to D/A converters 5C, 5LS, 5RS. Furthermore, audio signals of the C, LS, RS channels and an LEF are attenuated 1/4 by coefficient multipliers 2C-2LF and synthesized by an adder 3. The synthesized signal is given to an LPF 4, from which a low frequency synthesized audio signal is produced. The synthesis signal is amplified at a multiple of  $4\alpha$  by a coefficient multiplier 6 and given to adders 7L, 7R. Thus, the signal level of the digital circuit section is not in excess of the MSB.



## LEGAL STATUS

[Date of request for examination]

08.01.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-210600

(43)公開日 平成10年(1998) 8月7日

(51)Int.Cl.<sup>6</sup>

H 0 4 S 5/02

識別記号

F I

H 0 4 S 5/02

Y

K

L

審査請求 未請求 請求項の数11 O L (全 16 頁)

(21)出願番号 特願平9-7185

(22)出願日 平成9年(1997) 1月20日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 鈴木 達也

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

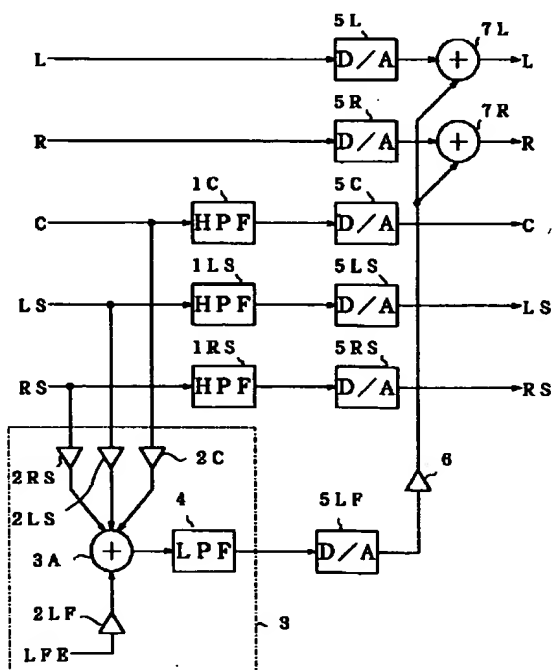
(74)代理人 弁理士 岡本 宜喜

(54)【発明の名称】 音響処理回路

(57)【要約】

【課題】 マルチチャンネルの音声信号の低域分配をする音響処理回路において、制御と振幅マージンの確保が容易で、音質劣化の少ないものにする。

【解決手段】 Lch、Rchの音声信号をD/A変換器5L、5Rでアナログ信号に変換して加算器7L、7Rに入力する。Cch、LSch、RSchの音声信号はHPF1C、1LS、1RSで低域成分を抜き、D/A変換器5C、5LS、5RSによりアナログ信号に変換する。また、Cch、LSch、RSch、LEFの音声信号は、係数乗算器2C～2LFにて1/4に減衰させて加算器3で合成する。この合成信号をLPF4に通し、低域合成音声信号を生成する。この合成信号を係数乗算器6で4α倍に増幅して加算器7L、7Rに与える。こうするとデジタル回路部の信号レベルはMSBを越えなくなる。



## 【特許請求の範囲】

【請求項1】 1個の低域専用チャンネルと $n$ 個( $n > 1$ )の独立した複数のチャンネルから、 $m$  ( $m < n$ )個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない( $n-m$ )個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、

前記 $m$ 個の特定チャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $m$ 個のハイパスフィルタと、

前記 $m$ 個の特定チャンネルのデジタル音声信号を入力し、乗算係数 $a$  ( $0 < a < 1$ )で乗算する $m$ 個の第1係数乗算器と、

前記低域専用チャンネルのデジタル音声信号を入力し、前記乗算係数 $a$ で乗算する第2係数乗算器と、前記 $m$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、

前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、

前記 $m$ 個のハイパスフィルタに接続されていない( $n-m$ )個のチャンネルのデジタル音声信号をアナログ音声信号に変換する( $n-m$ )個の第1D/A変換器と、前記 $m$ 個のハイパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する $m$ 個の第2D/A変換器と、

前記ローパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する第3D/A変換器と、

前記第3D/A変換器のアナログ音声信号を乗算係数 $b$ で乗算する第3係数乗算器と、

前記第3係数乗算器の出力と前記第1D/A変換器の出力とを加算する( $n-m$ )個の第2加算器と、を具備することを特徴とする音響処理回路。

【請求項2】 1個の低域専用チャンネルと $n$ 個( $n > 1$ )の独立した複数のチャンネルから、任意の $m$  ( $m \leq n$ )個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない( $n-m$ )個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、

前記 $n$ 個のチャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $n$ 個のハイパスフィルタと、

前記ハイパスフィルタの入力端の音声信号と出力端の音声信号とのいずれか一方を選択する $n$ 個の切換スイッチと、

前記 $n$ 個のチャンネルのデジタル音声信号を入力し、乗算係数 $a_i$  ( $0 \leq a_i < 1$ ,  $i$ は $1 \sim n$ の序数)で乗算する $n$ 個の第1係数乗算器と、

前記低域専用チャンネルのデジタル音声信号を入力し、乗算係数 $a_L$  ( $0 < a_L < 1$ )で乗算する第2係数

乗算器と、

前記 $n$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、

前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、前記切換スイッチから出力されるデジタル音声信号をアナログ音声信号に変換する $n$ 個の第1D/A変換器と、

10 前記ローパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する第2D/A変換器と、

前記第2D/A変換器のアナログ音声信号を乗算係数 $b$ で乗算する第3係数乗算器と、

前記第2係数乗算器の出力と前記第1D/A変換器の出力とを加算するか否かを選択する $n$ 個の選択スイッチと、

前記選択スイッチで加算と選択されたとき、前記第3係数乗算器の出力と前記第1D/A変換器の出力とを加算する $n$ 個の第2加算器と、を具備することを特徴とする音響処理回路。

【請求項3】 同一チャンネルの前記ハイパスフィルタ、前記選択スイッチ、前記切換スイッチ、前記第2加算器を、夫々第 $i$  ( $1 \leq i \leq n$ )のハイパスフィルタ、第 $i$ の選択スイッチ、第 $i$ の切換スイッチ、第 $i$ の第2加算器とすると、前記第 $i$ の切換スイッチが前記第 $i$ のハイパスフィルタの出力信号を入力していないとき、前記第 $i$ の選択スイッチが前記第3係数乗算器の出力を前記第 $i$ の第2加算器に与えるよう制御することを特徴とする請求項2記載の音響処理回路。

30 【請求項4】 前記第1の乗算係数 $a_i$ 及び第2係数乗算器の乗算係数 $a_L$ は、 $1/(m+1)$ であることを特徴とする請求項1～3のいずれか1項記載の音響処理回路。

【請求項5】 前記第3係数乗算器の乗算係数 $b$ は、 $m+1$ であることを特徴とする請求項1～3のいずれか1項記載の音響処理回路。

【請求項6】 前記第3係数乗算器の乗算係数 $b$ は、 $\alpha$ を音響的空間的加算補正係数とすると、 $\alpha(m+1)$ であることを特徴とする請求項1～3のいずれか1項記載の音響処理回路。

【請求項7】 1個の低域専用チャンネルと $n$ 個( $n > 1$ )の独立した複数のチャンネルから、 $m$  ( $m < n$ )個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない( $n-m$ )個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、

前記 $m$ 個の特定チャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $m$ 個のハイパスフィルタと、

50 前記 $m$ 個の特定チャンネルのデジタル音声信号を入力

3

し、乗算係数 $a$  ( $a < 1$ ) で乗算する $m$ 個の第1係数乗算器と、

前記低域専用チャンネルのデジタル音声信号を入力し、前記乗算係数 $a$ で乗算する第2係数乗算器と、

前記 $m$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、

前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、

前記 $m$ 個のハイパスフィルタに接続されていない ( $n-m$ ) 個のチャンネルのデジタル音声信号を乗算係数 $c$ で乗算する ( $n-m$ ) 個の第3係数乗算器と、

前記ローパスフィルタの合成音声信号を入力し、乗算係数 $d$ で乗算する第4係数乗算器と、

前記第3係数乗算器の出力と前記第4係数乗算器の出力とを加算して見積合成音声信号を生成する ( $n-m$ ) 個の第2加算器と、

前記第2加算器の出力する複数の見積合成音声信号の内、最大レベルの見積合成音声信号を検出し、このレベル値に応じて振幅制御信号を生成するリミッタ設定回路と、

前記ローパスフィルタの合成音声信号を入力し、前記リミッタ設定回路の振幅制御信号に基づいて振幅制限を行うリミッタ回路と、

前記リミッタ回路のデジタル音声信号を乗算係数 $b$ で乗算する第5係数乗算器と、

前記第5係数乗算器の出力と前記 $m$ 個のハイパスフィルタに接続されていない ( $n-m$ ) 個のチャンネルのデジタル音声信号とを加算する ( $n-m$ ) 個の第3加算器と、を具備することを特徴とする音響処理回路。

【請求項8】 前記乗算係数 $a$ 、 $b$ 、 $c$ 、 $d$ は、 $\alpha$ を音響の空間的加算補正係数とすると、

$$a = 1 / (m + 1)、$$

$$b = \alpha (m + 1)、$$

$$c = 1 / (n + 1)、$$

$$d = \alpha (m + 1) / (n + 1)$$

であることを特徴とする請求項7記載の音響処理回路。

【請求項9】 1個の低域専用チャンネルと $n$ 個 ( $n > 1$ ) の独立した複数のチャンネルから、任意の $m$  ( $m \leq n$ ) 個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない ( $n-m$ ) 個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、

前記 $n$ 個のチャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $n$ 個のハイパスフィルタと、

前記ハイパスフィルタから出力されるデジタル音声信号をアナログ音声信号に変換する $n$ 個の第1D/A変換器と、

前記 $n$ 個のチャンネルのデジタル音声信号を入力し、

4

乗算係数 $a_i$  ( $0 \leq a_i < 1$ 、 $i$ は $1 \sim n$ の序数) で乗算する $n$ 個の第1係数乗算器と、

前記低域専用チャンネルのデジタル音声信号を入力し、乗算係数 $a_l$  ( $0 < a_l < 1$ ) で乗算する第2係数乗算器と、

前記 $n$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、

前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、

前記ローパスフィルタの出力するデジタル音声信号の最大レベルを検出し、その検出レベル値に応じて振幅制御信号を生成し、前記第1D/A変換器から出力される特定チャンネルのアナログ音声信号に対して、D/A変換された前記合成音声信号のレベルを前記振幅制御信号により制御して加算する低域合成信号挿入回路と、を具備することを特徴とする音響処理回路。

【請求項10】 前記低域合成信号挿入回路は、

低域成分が抽出された前記合成音声信号を入力し、振幅制御信号に応じて出力合成音声信号の最大レベルを制限するリミッタ回路と、

前記リミッタ回路から出力されるデジタルの合成音声信号をアナログ信号に変換するD/A変換器と、

前記D/A変換器の合成音声信号を入力し、乗算係数 $e$ で乗算する係数乗算器と、

前記係数乗算器の信号を入力し、特定チャンネルに与える合成音声信号の信号レベルを調整する信号レベル調整器と、

前記信号レベル調整器にレベル調整信号を与える共に、

前記レベル調整信号のレベル値に応じて前記リミッタ回路に前記振幅制御信号を与える制御器と、を有するものであることを特徴とする請求項9記載の音響処理回路。

【請求項11】 前記低域合成信号挿入回路は、

低域成分が抽出された前記合成音声信号を入力し、振幅制御信号に応じて出力合成音声信号の最大レベルを制限するリミッタ回路と、

前記リミッタ回路の信号を入力し、乗算係数 $e$ で乗算する係数乗算器と、

前記係数乗算器から出力されるデジタルの合成音声信号をアナログ信号に変換するD/A変換器と、

前記D/A変換器の信号を入力し、特定チャンネルに与える合成音声信号の信号レベルを調整する信号レベル調整器と、

前記信号レベル調整器にレベル調整信号を与える共に、

前記レベル調整信号のレベル値に応じて前記リミッタ回路に前記振幅制御信号を与える制御器と、を有するものであることを特徴とする請求項8記載の音響処理回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、マルチチャンネル

の音声信号の低域成分を処理する音響処理回路に関するものである。

【0002】

【従来の技術】近年の音声圧縮技術の進歩及び信号処理の高速化により、従来の2チャンネルのステレオ信号よりもチャンネル数の多いマルチチャンネルの音声信号の記録再生が、民生機器レベルで実用化されてきている。例えば、ドルビー研究所が開発したAC-3方式（以下、ディスクリット・デジタル・マルチチャンネル方式という）や、MPEG2などが代表的なものである。ディスクリット・デジタル・マルチチャンネル方式で音声を記録した光ディスクが発売されている。またディスクリット・デジタル・マルチチャンネル方式で記録された信号を通常の音声信号に戻すためのデコーダも発売されている。さらに1996年の年末には、ディスクリット・デジタル・マルチチャンネル方式を音声記録のフォーマットの一つとして採用したデジタル・ビデオ・ディスクのソフトウェア及びハードウェアが発売されようとしている。

【0003】これらのマルチチャンネルの音声記録方式の特徴は、第一に、各チャンネルの音声信号を、各チャンネル間の相関が全くない完全に独立した音声として記録できることである。第二に、各チャンネルの音声信号は、夫々低域からサンプリング周波数で制限される高域まで、広い周波数帯域の信号を記録できることである。例えばディスクリット・ディジタル・マルチチャンネル方式では、20Hzから20kHzの帯域を持つ独立したチャンネルが5つと、120Hzまでの帯域を持つ低域専用チャンネルを1つ持っている。

【0004】従来、民生分野では、このようなマルチチャンネルの音声を、一旦2チャンネルのステレオ信号にエンコードして記録し、その音声を再生する際には、ステレオ信号をマルチチャンネル信号にデコードするという方法が主流であった。例えば、ドルビー・サラウンド方式などがこの方法に当たる。現在マルチチャンネルの映画音声の記録には、この方式が最も多く用いられている。

【0005】この方式の最大の特徴は、2チャンネルのステレオ信号と完全に互換のある形式でマルチチャンネルの音声を記録再生できることである。しかしこの方式では、マルチチャンネルの各チャンネルが、記録媒体に記録されたステレオ信号の和や差などの信号処理で取り出すために、各チャンネルの独立性は失われる。このため、再生されるマルチチャンネルの音声信号は、エンコード前の独立した音声信号とは全く別の信号となってしまう。

【0006】このような欠点を少しでも解消するため、ドルビー・プロロジック回路と呼ばれるアクティブマトリクス回路が開発されている。この回路は、ステレオ信号から和や差の信号処理で取り出したマルチチャンネル

音声のうち、あるチャンネルの信号成分が支配的な場合は、それ以外のチャンネルのレベルを下げ、支配的なチャンネルのみを再生することで、各チャンネルの独立性を保とうというものである。しかしながら、この回路はある1つのチャンネルのみが支配的な場合には有効であるが、全てのチャンネルがそれぞれほぼ均等なレベルの信号を持つ場合には、その効果はほとんど発揮されない。

【0007】新しいディスクリット・デジタル・マルチチャンネル方式などのマルチチャンネル方式では、従来の2チャンネルのステレオ信号に記録する方式のような各チャンネルの独立性の問題が完全に解決されている。この新しいマルチチャンネル方式は、主に映画音声の記録再生に使用されるが、各チャンネルの独立性が確保できるため、せりふの明瞭性、音の方向感や移動感、広がり感等が向上し、臨場感ある音響再生が楽しめるようになった。

【0008】ところで、これらのマルチチャンネルの音声を再生する場合、使用するスピーカは低域から高域まで広い周波数帯域をカバーできるものをが望ましい。例えば、前記のアクティブマトリックス方式の場合、入力されたステレオ信号から左、中央、右、後方の4チャンネルの音声信号がデコードされる。このうち、後方の音声信号に関してはその周波数帯域は約100Hzから7kHzまでであり、左、中央、右の3つのチャンネルの信号については20Hzから20kHzまでの広い帯域を持っている。

【0009】従って、少なくとも左、中央、右の3つのチャンネルについては、20Hzから20kHzまでの周波数帯域をカバーできる同じスピーカを使用することが望ましい。また前記のディスクリート・デジタル・マルチチャンネル方式では、左、中央、右、左後方、右後方の5チャンネルの信号は20Hzから20kHzの周波数帯域を持つため、全てのチャンネルのスピーカについて20Hzから20kHzまでの周波数帯域を持つことが望ましい。

【0010】しかしながら一般に、家庭にこのような再生システムを導入する場合、左右のスピーカは再生帯域の広い大きなスピーカを設置できても、中央は映像を表示するディスプレイがあるため、大きなスピーカを設置できない。また、後方のスピーカに関しても、設置上の制約から、小さなスピーカを使用するが多い。このような小さなスピーカは、一般に大きなスピーカに比べて低域の再生能力が劣る。

【0011】このように、スピーカの低域の再生能力が高いスピーカと低いスピーカが混在するシステムで、マルチチャンネルの音声をそのまま再生すると、低域と高域の音量バランスが崩れると共に、低域再生能力が低いチャンネルに音声が集中する場合に、低域の音量が不足する。特に音が移動したりする場合に違和感を生ずる。

【0012】このような不具合を解決するため、例えばアクティブマトリックス回路を搭載した機器では、中央チャンネルの低域成分を左右チャンネルに分配する音響処理回路が設けられたものがある。

【0013】図7はアクティブマトリックスによる音響処理回路の一例を示すものである。2チャンネルの音声信号がアクティブマトリックス回路51に入力されると、アクティブマトリックス回路51は入力音声信号を左(Lch)、中央(Cch)、右(Rch)、後方(Sch)の4チャンネルの信号にデコードする。デコードされた中央チャンネルの信号は、ハイパスフィルタ(HPF)52によって高域のみが取り出され、中央チャンネルの音声信号として出力される。

【0014】一方、中央チャンネルの信号はローパスフィルタ(LPF)53にも入力される。LPF53はHPF52のカットオフ周波数とほぼ同様のカットオフ周波数に設定され、中央チャンネルの低域のみを抜き出す。ここでの出力は、係数乗算器54により約-3dB減衰させられ、左右チャンネルの加算器55L、55Rに与えられる。加算器55Lは左チャンネルの音声信号に中央チャンネルの低域成分を加算し、加算器55Rは右チャンネルの音声信号に中央チャンネルの低域成分を加算する。このように低域成分が2つの加算器55L、55Rによって左右チャンネルに分配される。尚、ここではHPF52及びLPF53のカットオフ周波数は、共に約100Hzに設定されている。

【0015】このような音響処理回路により、中央チャンネルの低域信号が左右のスピーカから再生されるため、中央チャンネルのスピーカの低域再生能力が低い場合でも低域成分の不足を避けることができる。また、左右チャンネルに分配された低域成分は約100Hz以下の信号であり、この帯域の信号は音源の位置が特定されにくいいため、音源が左右に分散していても音源方向に関して特に違和感を感じることがない。

【0016】また、アクティブマトリックス回路51では、例えば左チャンネルに大きな音声がある場合には中央チャンネル、右チャンネルはほとんど音声が出なくなり、逆に中央チャンネルに大きな音声がある場合には左右チャンネルはほとんど音声が出なくなる。このため、中央チャンネルの低域成分を左右チャンネルに分配する加算器55L、55R以降の回路において、音声信号に対して余分な振幅マージンを設けなくても信号のオーバーフローを起こすことがない。

【0017】従って、このような音響処理回路をデジタル回路で構成しても、中央チャンネルの低域成分を左右チャンネルに分配する加算部において、余分な振幅マージンを必要としないので、振幅マージンを稼ぐことによる信号の下位ビットの脱落を起こすことがない。即ち音質の悪化を伴わずに音響処理回路をデジタル回路に置き換えることができる。

【0018】また、この例では中央チャンネルの低域成分を左右チャンネルに分配するだけの簡単な回路であり、アナログ回路で構成しても比較的簡単に構成できる。尚、アクティブマトリックス回路に関する技術については、JASジャーナル(1989年5月、第22頁～第26頁)などの文献において、詳しく解説されている。

【0019】

【発明が解決しようとする課題】ところが、複数チャンネルを完全に独立した音声信号として記録できる前述した新しいマルチチャンネル記録再生方式では、若干事情が異なってくる。

【0020】まず第一に、各チャンネルの信号は互いに独立した信号であるため、あるチャンネルの低域成分を他のチャンネルに分配する場合、その加算部以降の回路においては加算された信号成分の数だけ振幅が増加する。このため、回路に余分に振幅マージンを設ける必要がでてくる。例えば、あるチャンネルの低域成分を別の1つのチャンネルに分配する場合、双方のチャンネルが同相同レベルで最大振幅の低域信号であったとすると、加算部以降の回路においては約6dBの余分な振幅マージンが必要となる。このような余分な振幅マージンがないと、加算部以降の回路において約6dB分の信号のオーバーフローを起こしてしまう。

【0021】第二に、全てのチャンネルが低い周波数から高い周波数まで広い周波数帯域の信号を持てるため、低域成分の分配の対象となるチャンネル数が増えることになる。従って、加算した振幅の値がかなり高いレベルの信号になる可能性がある。例えば、ディスクリット・デジタル・マルチチャンネル方式の機器において、6チャンネル全ての低域成分を加算した場合、その加算信号は元の信号と比較して最大6倍の振幅となる。例えば各チャンネルの元の信号が2Vrmsの最大値を持つ場合には、加算後は最大12Vrmsに達してしまう。

【0022】第三に、どのチャンネルの低域成分をどのチャンネルに分配するか、といった低域成分の分配のための回路が複雑になってしまう。

【0023】このように、あるチャンネルの低域成分を他のチャンネルに分配する音響処理回路において、その回路をデジタル回路で構成すると、低域成分の分配のための回路を比較的簡単な構成で実現でき、またその制御も容易になるという長所が期待できる。しかしその反面、低域成分の分配を受けたチャンネルには大きな振幅マージンが必要となる。そこでこの振幅マージンを補償しようとする、音響処理回路においてデジタル音声信号の上位ビットを優先させる関係で、デジタル音声信号の下位ビットが切り捨てられる可能性が生じる。このことが生じた場合は、音質悪化につながってしまう。

【0024】また、このような機能を有する音響処理回路をアナログ回路で構成すると、低域の分配を受けるチ

10

20

30

40

50

チャンネルの振幅マージンを確保することは比較的容易となる。しかし、低域成分の分配のための回路構成が複雑になり、その制御方法も難しくなる。

【0025】また、この音響処理回路の後段には増幅器などが接続されることになるが、従来の増幅器は余分な振幅マージンを持たないものも多くあり、この音響処理回路でオーバーフローを起こさなくても、後段の機器でオーバーフローを起こしてしまうことがある。

【0026】また、後段の機器でのオーバーフローを避けるためには、音声信号が通過する回路にはリミット回路を設けることが有効になる。このリミット回路をアナログ回路で構成すると、新たに回路を追加することになるので、回路のコストアップになる。またリミット回路に入力される信号の振幅マージンを大きくとっておく必要があるため、アナログ部の構成上の負担が大きくなる。

【0027】また、近年のデジタル・プロセッサの処理能力の向上から、デジタル部の処理余裕を利用してリミット回路を構成できる割合が大きくなりつつある。この場合はコストアップなしに回路を構成できるが、アナログ部に信号レベル調整器があると、リミット回路で最大振幅がある一定レベル以下に制限され、更に信号レベル調整器によって信号レベルが調整されるため、信号レベル調整器の取り得る最大振幅は、その調整レベルに依存して変化してしまうことになる。

【0028】例えば、信号レベル調整器の減衰レベルが0dBのときに併せてリミット回路の制限レベル決めると、信号レベル調整器の減衰レベルを-10dBに設定したときには、信号レベル調整器の取り得る最大レベルは信号レベル調整器の減衰レベルが0dBの時に比べて-10dB低くなってしまう。従ってリミット回路での減衰レベルが大きければ、信号レベル調整器の出力は不必要に振幅が制限されてしまうことになる。

【0029】本発明は、このような従来の問題点に鑑みてなされたものであって、上記のような新しいマルチチャンネルの記録再生方式が登場してきたことにより、新たに生じる低域成分の分配上の諸問題点を解決する音響処理回路を実現することを目的とする。

#### 【0030】

【課題を解決するための手段】以上のような課題を解決するため、本願の請求項1記載の発明は、1個の低域専用チャンネルと $n$ 個( $n>1$ )の独立した複数のチャンネルから、 $m$  ( $m<n$ ) 個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限の受けない( $n-m$ ) 個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、前記 $m$  個の特定チャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $m$  個のハイパスフィルタと、前記 $m$  個の特定チャンネルのデジタル音声信号を入力し、乗算係数 $a$  ( $0<a<1$ ) で乗算する

$m$  個の第1係数乗算器と、前記低域専用チャンネルのデジタル音声信号を入力し、前記乗算係数 $a$  で乗算する第2係数乗算器と、前記 $m$  個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、前記 $m$  個のハイパスフィルタに接続されていない( $n-m$ ) 個のチャンネルのデジタル音声信号をアナログ音声信号に変換する( $n-m$ ) 個の第1D/A変換器と、前記 $m$  個のハイパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する $m$  個の第2D/A変換器と、前記ローパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する第3D/A変換器と、前記第3D/A変換器のアナログ音声信号を乗算係数 $b$  で乗算する第3係数乗算器と、前記第3係数乗算器の出力と前記第1D/A変換器の出力とを加算する( $n-m$ ) 個の第2加算器と、を具備することを特徴とするものである。

【0031】また本願の請求項2記載の発明は、1個の低域専用チャンネルと $n$  個( $n>1$ ) の独立した複数のチャンネルから、任意の $m$  ( $m\leq n$ ) 個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない( $n-m$ ) 個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、前記 $n$  個のチャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $n$  個のハイパスフィルタと、前記ハイパスフィルタの入力端の音声信号と出力端の音声信号とのいずれか一方を選択する $n$  個の切換スイッチと、前記 $n$  個のチャンネルのデジタル音声信号を入力し、乗算係数 $a_i$  ( $0\leq a_i<1$ 、 $i$  は $1\sim n$  の序数) で乗算する $n$  個の第1係数乗算器と、前記低域専用チャンネルのデジタル音声信号を入力し、乗算係数 $a_L$  ( $0<a_L<1$ ) で乗算する第2係数乗算器と、前記 $n$  個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、前記切換スイッチから出力されるデジタル音声信号をアナログ音声信号に変換する $n$  個の第1D/A変換器と、前記ローパスフィルタの出力するデジタル音声信号をアナログ音声信号に変換する第2D/A変換器と、前記第2D/A変換器のアナログ音声信号を乗算係数 $b$  で乗算する第3係数乗算器と、前記第2係数乗算器の出力と前記第1D/A変換器の出力とを加算するか否かを選択する $n$  個の選択スイッチと、前記選択スイッチで加算と選択されたとき、前記第3係数乗算器の出力と前記第1D/A変換器の出力とを加算する $n$  個の第2加算器と、を具備することを特徴とするものである。

【0032】また本願の請求項3記載の発明は、同一チ



11

チャンネルの前記ハイパスフィルタ、前記選択スイッチ、前記切換スイッチ、前記第2加算器を、夫々第 $i$  ( $1 \leq i \leq n$ ) のハイパスフィルタ、第 $i$ の選択スイッチ、第 $i$ の切換スイッチ、第 $i$ の第2加算器とすると、前記第 $i$ の切換スイッチが前記第 $i$ のハイパスフィルタの出力信号を入力していないとき、前記第 $i$ の選択スイッチが前記第3係数乗算器の出力を前記第 $i$ の第2加算器に与えるよう制御することを特徴とするものである。

【0033】また本願の請求項4記載の発明では、前記第1の乗算係数 $a_i$ 及び第2係数乗算器の乗算係数 $a_L$ は、 $1/(m+1)$ であることを特徴とするものである。

【0034】また本願の請求項5記載の発明では、前記第3係数乗算器の乗算係数 $b$ は、 $m+1$ であることを特徴とするものである。

【0035】また本願の請求項6記載の発明では、前記第3係数乗算器の乗算係数 $b$ は、 $\alpha$ を音響の空間的加算補正係数とすると、 $\alpha(m+1)$ であることを特徴とするものである。

【0036】また本願の請求項7記載の発明は、1個の低域専用チャンネルと $n$ 個 ( $n > 1$ ) の独立した複数のチャンネルから、 $m$  ( $m < n$ ) 個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない ( $n-m$ ) 個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、前記 $m$ 個の特定チャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $m$ 個のハイパスフィルタと、前記 $m$ 個の特定チャンネルのデジタル音声信号を入力し、乗算係数 $a$  ( $a < 1$ ) で乗算する $m$ 個の第1係数乗算器と、前記低域専用チャンネルのデジタル音声信号を入力し、前記乗算係数 $a$ で乗算する第2係数乗算器と、前記 $m$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、前記 $m$ 個のハイパスフィルタに接続されていない ( $n-m$ ) 個のチャンネルのデジタル音声信号を乗算係数 $c$ で乗算する ( $n-m$ ) 個の第3係数乗算器と、前記ローパスフィルタの合成音声信号を入力し、乗算係数 $d$ で乗算する第4係数乗算器と、前記第3係数乗算器の出力と前記第4係数乗算器の出力とを加算して見積合成音声信号を生成する ( $n-m$ ) 個の第2加算器と、前記第2加算器の出力する複数の見積合成音声信号の内、最大レベルの見積合成音声信号を検出し、このレベル値に応じて振幅制御信号を生成するリミット設定回路と、前記ローパスフィルタの合成音声信号を入力し、前記リミット設定回路の振幅制御信号に基づいて振幅制限を行うリミット回路と、前記リミット回路のデジタル音声信号を乗算係数 $b$ で乗算する第5係数乗算器と、前記第5係数乗算器の出力と前記 $m$ 個のハイ

12

パスフィルタに接続されていない ( $n-m$ ) 個のチャンネルのデジタル音声信号とを加算する ( $n-m$ ) 個の第3加算器と、を具備することを特徴とするものである。

【0037】また本願の請求項8記載の発明では、前記乗算係数 $a$ 、 $b$ 、 $c$ 、 $d$ は、 $\alpha$ を音響の空間的加算補正係数とすると、

$$a = 1/(m+1)、$$

$$b = \alpha(m+1)、$$

$$c = 1/(n+1)、$$

$$d = \alpha(m+1)/(n+1)$$

であることを特徴とするものである。

【0038】また本願の請求項9記載の発明は、1個の低域専用チャンネルと $n$ 個 ( $n > 1$ ) の独立した複数のチャンネルから、任意の $m$  ( $m \leq n$ ) 個の特定チャンネルのデジタル音声信号の低域成分を抽出し、帯域制限を受けない ( $n-m$ ) 個のチャンネルの内いずれかのチャンネルに前記低域成分を分配する音響処理回路であって、前記 $n$ 個のチャンネルのデジタル音声信号を入力し、遮断周波数 $f_c$ より高域成分を通過させる $n$ 個のハイパスフィルタと、前記ハイパスフィルタから出力されるデジタル音声信号をアナログ音声信号に変換する $n$ 個の第1D/A変換器と、前記 $n$ 個のチャンネルのデジタル音声信号を入力し、乗算係数 $a_i$  ( $0 \leq a_i < 1$ ,  $i$ は $1 \sim n$ の序数) で乗算する $n$ 個の第1係数乗算器と、前記低域専用チャンネルのデジタル音声信号を入力し、乗算係数 $a_L$  ( $0 < a_L < 1$ ) で乗算する第2係数乗算器と、前記 $n$ 個の第1係数乗算器の各出力と前記第2係数乗算器の出力とを加算して合成音声信号を生成する第1加算器と、前記第1加算器の合成音声信号を入力し、前記遮断周波数 $f_c$ より低域成分を通過させるローパスフィルタと、前記ローパスフィルタの出力するデジタル音声信号の最大レベルを検出し、その検出レベル値に応じて振幅制御信号を生成し、前記第1D/A変換器から出力される特定チャンネルのアナログ音声信号に対して、D/A変換された前記合成音声信号のレベルを前記振幅制御信号により制御して加算する低域合成信号挿入回路と、を具備することを特徴とするものである。

【0039】また本願の請求項10記載の発明では、前記低域合成信号挿入回路は、低域成分が抽出された前記合成音声信号を入力し、振幅制御信号に応じて出力合成音声信号の最大レベルを制限するリミット回路と、前記リミット回路から出力されるデジタルの合成音声信号をアナログ信号に変換するD/A変換器と、前記D/A変換器の合成音声信号を入力し、乗算係数 $e$ で乗算する係数乗算器と、前記係数乗算器の信号を入力し、特定チャンネルに与える合成音声信号の信号レベルを調整する信号レベル調整器と、前記信号レベル調整器にレベル調整信号を与える共に、前記レベル調整信号のレベル値に応じて前記リミット回路に前記振幅制御信号を与える制

御器と、を有することを特徴とするものである。

【0040】また本願の請求項1-1記載の発明では、前記低域合成信号挿入回路は、低域成分が抽出された前記合成音声信号を入力し、振幅制御信号に応じて出力合成音声信号の最大レベルを制限するリミッタ回路と、前記リミッタ回路の信号を入力し、乗算係数 $e$ で乗算する係数乗算器と、前記係数乗算器から出力されるデジタルの合成音声信号をアナログ信号に変換するD/A変換器と、前記D/A変換器の信号を入力し、特定チャンネルに与える合成音声信号の信号レベルを調整する信号レベル調整器と、前記信号レベル調整器にレベル調整信号を与える共に、前記レベル調整信号のレベル値に応じて前記リミッタ回路に前記振幅制御信号を与える制御器と、を有することを特徴とするものである。

【0041】請求項1~6記載の構成によれば、入力されたマルチチャンネルの音声信号に対し、デジタル部で低域成分の抜き出しが行われ、アナログ部で抜き出した低域成分の分配が行われる。

【0042】請求項7、8記載の構成によれば、入力されたマルチチャンネルの音声信号から抜き出された低域成分は、低域成分の分配を受けるチャンネルへ分配される前に、リミッタ回路にて各チャンネルと低域成分との和が最も大きい和信号レベルから決定された制限レベルに制限される。

【0043】請求項9~11記載の構成によれば、信号レベル調整器のいかなる減衰レベルにおいても、信号レベル調整器の取り得る出力信号の最大値が一定となるようリミッタ回路の制限レベルを、信号レベル調整器の減衰レベルに連動して変化させる。こうして制御器は、信号レベル調整器の取り得る出力信号の最大値を一定に保

つ。

【0044】

【発明の実施の形態】以下、本発明の実施の形態における音響処理回路について図面を参照しながら説明する。以下の説明では現在実用化されているマルチチャンネルの音声記録再生方式の一つであるディスクリット・デジタル・マルチチャンネル方式のデコードから出力されるマルチチャンネルの音声信号に対応する音響処理回路として説明する。

【0045】ディスクリット・デジタル・マルチチャンネル方式では、マルチチャンネルの音声信号として、左チャンネル（以下、Lchという）、中央チャンネル（以下、Cchという）、右チャンネル（以下、Rchという）、左後方チャンネル（以下、LSchという）、右後方チャンネル（以下、RSchという）、そして低周波チャンネル（以下、LFEという）の6つのチャンネルを持っている。LFEチャンネルの周波数帯域は約120Hz以下の低域であるが、その他の5つのチャンネルは20Hzから約20kHzまでの周波数帯域を持っている。

【0046】（実施の形態1-1）図1は、本発明の第1の実施の形態（請求項1に対応）における音響処理回路の構成図である。この実施の形態では、 $n$ 個（ここでは $n=5$ ）の独立したチャンネルと1個の低域専用チャンネルを有し、LchとRchの各出力部には低域再生能力の高いスピーカが接続され、 $m$ 個（ここでは $m=3$ ）の独立したチャンネルであるCch、LSch、RSchの各出力部には低域再生能力の低いスピーカが接続されることを想定している。従って本実施の形態の音響処理回路は、Cch、LSch、RSchの低域成分、及びLFEの低音をLch、Rchに配分することをその機能とする。

【0047】図1において、Lch、Rchのデジタルの音声信号は夫々第1デジタル・アナログ変換器（以下、D/A変換器という）5L、5Rに入力され、アナログの音声信号に変換されるように構成されている。またCch、LSch、及びRSchのデジタルの音声信号は夫々ハイパスフィルタ（HPF）1C、1LS、1RSに入力され、低域成分が除去された後、高域成分の音声信号が第2D/A変換器5C、5LS、5RSに入力され、アナログの音声信号に変換されるように構成されている。HPF1C、1LS、1RSのカットオフ周波数 $f_c$ は100Hzである。

【0048】この音響処理回路には、Cch、LSch、及びRSchの音声信号の内低域成分を合成する低域成分合成回路3が設けられている。図1において低域成分合成回路3は、Cch、LSch、RSchの音声信号を夫々入力する第1係数乗算器2C、2LS、2RS、及びLFEの音声信号を入力する第2係数乗算器2LFと、これらの第1及び第2係数乗算器の出力信号を加算する第1加算器3Aと、第1加算器3Aの出力信号の中から低域成分を通過させるローパスフィルタ（LPF）4とから構成されている。

【0049】低域成分合成回路3から出力されたデジタルの音声信号は、第3D/A変換器5LFでアナログの音声信号に変換され、第3係数乗算器6で一定の乗算係数を乗じた後、第2加算器7L、7Rに与えられる。第2加算器7Lは第1D/A変換器5Lの出力と第3係数乗算器6の出力とを加算するアナログの加算器である。同様に、第2加算器7Rは第1D/A変換器5Rの出力と第3係数乗算器6の出力とを加算するアナログの加算器である。

【0050】第1係数乗算器2C、2LS、2RS、及び第1係数乗算器2LFの乗算係数 $a$ は例えば $1/4$ とし、第3係数乗算器6の乗算係数 $b$ は4又は $4\alpha$ とする。 $\alpha$ の値はアクティブマトリックス回路の場合は約0.7に設定されるが、本実施の形態における $\alpha$ の値は、分配されるチャンネル数又は対象とする再生装置や周波数帯域によって大きく左右されるので、実際の再生実験を行って値を決めるのがよい。

【0051】各係数乗算器の乗算係数は、一般的には以下のように設定される。即ち、第1加算器3Aは4つのチャンネルの信号を加算するので、第1加算器3Aでのオーバーフローを防ぐため、第1係数乗算器2C、2LS、2RS、及び第2係数乗算器2LFの乗算係数 $a$ は、夫々の信号レベルが $1/4$ 以下になるような値に設定される。また第3係数乗算器6の乗算係数 $b$ は、第1係数乗算器2C、2LS、2RS、第2係数乗算器2LFで下げた信号レベルを、元のレベルに戻すための値が設定される。但し、第3係数乗算器6の乗算係数 $b$ は、

10 抜き出した低域成分を $Lch$ と $Rch$ の2つのチャンネルに分配するため、スピーカから音として出力されたあとの音響的加算効果を考慮して、補正係数 $\alpha$ で補正するものとする。

【0052】以上のように構成された音響処理回路の動作について説明する。図1において、 $Cch$ 、 $LSch$ 及び $RSch$ の入力音声信号は、HPF1C、1LS、1RSによって夫々低域成分が抜き出され、各HPFから高域成分の音声信号が出力される。一方、低域成分を含む $Cch$ 、 $LSch$ 、 $RSch$ の音声信号は、夫々第

20 1係数乗算器2C、2LS、2RSに入力され、振幅が $1/4$ 倍に減衰される。また120Hz以下の低域成分からなるLFEの音声信号も第2係数乗算器2LFに入力され、振幅が $1/4$ 倍に減衰される。

【0053】第1加算器3Aは $1/4$ 倍に減衰された $Cch$ 、 $LSch$ 、 $RSch$ 、及びLFEの音声信号を加算し、合成音声信号を生成する。仮にこの4つのチャンネルの音声信号が同相で最大振幅となっても、合成音声信号の振幅はデジタル回路系の入力範囲内に抑えられることになる。この合成音声信号はLPF4に入力さ

30 れ、100Hz以下の低域成分のみが抽出される。

【0054】低域の合成音声信号は第3D/A変換器5LFによりアナログの合成音声信号に変換され、第3係数乗算器6により $4\alpha$ 倍に増幅される。これより後段の回路はアナログ回路で構成されているので、音声信号のレベルに対するマージンは十分確保されている。例えば信号の最大レベルが $2V_{rms}$ であっても、アナログ回路の電源電圧はこれより十分大きく、 $2V_{rms}$ 以上の信号が入力されても飽和しないように設計されている。更に $Cch$ 、 $LSch$ 、 $RSch$ 、及びLFEの計4

40 チャンネルの音声信号が低域成分で同時に同相で最大振幅になる確率は低いといえる。低音に対する視聴者の定位感乏しいので、例えば音源の制作上、重低音又は低音の発生時には、全てのチャンネルにこのような低音を挿入するより、LFEに低音を挿入したり、LFEと前方のチャンネルのいずれか1つに低音を挿入する場合が多いからである。

【0055】さて $Lch$ のデジタルの音声信号は第1

$h$ のデジタルの音声信号は第1D/A変換器5Rでアナログの音声信号に変換され、第2加算器7Rで低域合成音声信号と加算される。映像と音声を再生する一般のAV機器では、少なくとも前方に再生周波数帯域の広いスピーカが設けられているので、これらのスピーカを介して他のチャンネルに付加された低音の音声は視聴者に対して前方から出力されることとなる。

【0056】一方、 $Cch$ 、 $LSch$ 、 $RSch$ のデジタルの音声信号は、HPF1C、1LS、1RSで夫々低域成分が除去され、第2D/A変換器5C、5LS、5Rに入力されてアナログの音声信号に変換される。そしてこれらの中高音の音声信号は、 $Cch$ 、 $LSch$ 、 $RSch$ の各スピーカからサラウンド音として再生される。中高音に対する視聴者の定位感が高いので、前方及び後方の各スピーカから定位感に優れた中高音の音声を提供される。また中高音を主として持つ音像が空間を移動するとき、その移動方向がリアルに再現される。特に音像の移動の際に、各スピーカから再生される中高音の音圧がスピーカ毎で異なるという違和感も生じ

ない。

【0057】以上のように本実施の形態の音響処理回路によれば、各スピーカから再生される低域と高域の音量のバランスについて、特に $Cch$ 、 $LSch$ 、 $RSch$ のスピーカの低域再生の能力が不足しても正しく保つことができる。

【0058】また第2加算器7L、7Rでの信号のオーバーフローを防ぐため、 $Lch$ 、 $Rch$ の振幅マージンを大きくとる必要があるが、アナログ回路において振幅マージンを大きくとることは、回路の電源電圧の余裕を大きくとることで比較的容易に実現できる。即ちデジタル回路で振幅マージンをとるために下位ビットの切り捨てをすることがあるが、本実施の形態では振幅の増加に伴う音質の悪化は生じない。

【0059】(実施の形態1-2)次に本発明の請求項2を具体化した第1の実施の形態における音響処理回路の他の構成例について説明する。図1に示した構成の音響処理回路では、デジタル部の回路は比較的単純であり、アナログ回路で構成しても比較的容易である。このような音響処理回路においては、ユーザーの持っているスピーカの構成に応じ、どの入力チャンネルの低音をどの出力チャンネルに配分するかといった設定をきめ細かく行うことはできない。

【0060】図2は、このようなユーザーの要望に応えるように構成した音響処理回路のブロック図である。この音響処理回路は図1の構成に加え、 $Lch$ 、 $Rch$ にもHPFを加えると共に、各HPFを使用するか否かを自由に設定できるよう切換スイッチを設けている。

【0061】互いに独立した $n$ (ここでは $n=5$ )チャンネル、即ち $Lch$ 、 $Rch$ 、 $Cch$ 、 $LSch$ 、 $RSch$ のデジタルの音声信号は夫々HPF8L、8R、

8C、8LS、8RSに入力され、必要に応じて低域成分が遮断されるよう構成されている。また、Lch、Rch、Cch、LSch、RSchの音声信号に対してHPF8L~8RSにより低域成分が夫々遮断された音声信号か、低域成分が遮断されない音声信号かを選択するためのn個の切換スイッチ9L、9R、9C、9LS、9RSが夫々設けられている。これらの切換スイッチ9L、9R、9C、9LS、9RSの切換出力は夫々第1D/A変換器13L、13R、13C、13LS、13RSに与えられる。

【0062】この音響処理回路には、Lch、Rch、Cch、LSch、RSchの音声信号のうち低域成分を合成する低域成分合成回路11が設けられている。この低域成分合成回路11は、Lch、Rch、Cch、LSch、RSchの音声信号を夫々入力する第1係数乗算器10L、10R、10C、10LS、10RS、及びLEFの音声信号を入力する第2係数乗算器10LFと、これらの係数乗算器10L~10LFの出力信号を加算する第1加算器11Aと、第1加算器11Aの出力信号の中から低域成分を通過させるLPF12とを含んで構成されている。そしてLPF12の出力は第2D/A変換器13LFに与えられる。

【0063】第1D/A変換器13L、13R、13C、13LS、13RSは、切換スイッチ9L、9R、9C、9LS、9RSで周波数帯域が選択されたデジタルの音声信号をアナログの音声信号に変換する変換器であり、夫々の出力は第2加算器15L、15R、15C、15LS、15RSに与えられる。第2D/A変換器13LFは、LPF12から出力されたデジタルの低域合成音声信号をアナログの音声信号に変換する変換器であり、その出力は第3係数乗算器14とスイッチ17に与えられる。

【0064】HPF8L、8R、8C、8LS、8RSとLPF12のカットオフ周波数 $f_c$ は図1に示すHPFとLPFのカットオフ周波数と同一である。また第1係数乗算器10L、10R、10C、10LS、10RSの乗算係数を $a_1$ 、 $a_2$ 、 $\dots$ 、 $a_n$ とすると、これらの乗算係数の値は0以上1以下の値であり、0以外の場合同一値に設定される。また第2係数乗算器10LFの乗算係数を $a_L$  ( $0 < a_L < 1$ )とすると、この値も0

以外の $a_i$ と同一値とする。

【0065】動作させない第1係数乗算器の乗算係数の値を0とし、実際に動作させる第1係数乗算器の数を $m$ とすると、0でない乗算係数 $a_i$  ( $i$ は1~ $n$ の整数)は $1/(m+1)$ とし、第3係数乗算器14の乗算係数は $(m+1)\alpha$ とする。第3係数乗算器14で増幅された低域合成音声信号は、選択スイッチ16L、16R、16C、16LS、16RSの入力端に与えられる。

【0066】選択スイッチ16L、16R、16C、16LS、16RSは、第3係数乗算器14を介して出力

された低域合成音声信号を、どのチャンネルに与えるかを選択するスイッチであり、各出力端は夫々第2加算器15L、15R、15C、15LS、15RSに接続されている。またスイッチ17は第2D/A変換器13LFから出力された低域合成音声信号をSWchに出力するか否かを選択するスイッチである。

【0067】このように第1加算器11Aでは、全てのチャンネルの信号を加算できる構成とし、どのチャンネルを第1加算器11Aに入力するかは、第1係数乗算器10L、10R、10C、10LS、10RS、及び第2係数乗算器10LFのうち、どれを実際に動作させるかを、乗算係数 $a_i$ の値を0又は0より大きな値に選ぶことにより選択できるようにしている。また、選択スイッチ16L、16R、16C、16LS、16RSにより、抜き出された低域の音声信号の配分先を自由に設定できるようにしている。

【0068】このように構成された音響処理回路によれば、低域成分を抜き出すチャンネルが設定されれば、切換スイッチ9L、9R、9C、9LS、9RSのうち特定のものをHPF側に接続する。そして低域成分を抜き出すチャンネルに接続されている第1係数乗算器10L、10R、10C、10LS、10RSのいずれかの乗算係数 $a_i$ の値を0でない値に設定する。こうすると所望のチャンネルの音声信号の低域成分のみを抜き出すことができる。このように抜き出した低域成分は、分配するチャンネルに接続された選択スイッチ16L、16R、16C、16LS、16RSのいずれかをHPF側に接続状態にすることにより、特定のスピーカに分配することができる。

【0069】このようにユーザーの持っているスピーカ構成に応じ、きめ細かく低域成分の分配を行うことができる。しかしこれをアナログ回路で構成すると、更に回路規模が大きくなり、そのきめ細かい制御も難しくなる。しかし、本実施の形態では、複雑な制御の必要な回路部分のほとんどがデジタル部で構成されており、その制御はアナログ部で全ての回路を構成する場合に比べて遥かに容易となる。D/A変換器以後のアナログ部では、どのチャンネルに低域成分を配分するかだけを制御すればよく、これは比較的容易に実現できる。

【0070】(実施の形態2)次に本発明の第2の実施の形態(請求項7に対応)における音響処理回路について説明する。図3は第2の実施の形態の音響処理回路の構成図である。本実施の形態では、図1に示す音響処理回路の場合と同じく、n個の独立チャンネルと1個の低域専用チャンネルが存在し、n個からm個の独立チャンネルの低域成分を抽出して、n-m個の独立チャンネルの回路系に低域成分を付加するものとする。

【0071】具体的にはLchとRchには低域再生能力の高いスピーカが接続され、Cch、LSch、RSchには低域再生能力の低いスピーカが接続されること

を想定している。従って本実施の形態は、Cch、LSch、RSchの低域成分及びLFEの音声信号を、Lch、Rchに配分することをその機能とする。

【0072】図3において、Cch、LSch、RSchのデジタルの音声信号は、カットオフ周波数 $f_c$ が約100HzのHPF18C、18LS、18RSに夫々与えられる構成となっている。また、Cch、LSch、RSchの音声信号は、低域成分合成回路20の一部を構成する第1係数乗算器19C、19LS、19RSにも与えられ、乗算係数 $a$  ( $0 < a < 1$ ) で乗算された後、第1加算器20Aに入力されるよう構成されている。また、LFEのデジタルの音声信号も第2係数乗算器19LFで乗算係数 $a$  で乗算されて第1加算器20Aに入力される。定数 $a$ の値は第1加算器20Aの入力端に接続される係数乗算器の数( $m+1$ )の逆数に等しいものとする。第1加算器20Aは減衰されたCch、LSch、RSch、LFEの音声信号を加算する。

【0073】第1加算器20Aから出力された合成音声信号は、LPF21にて低域成分のみが抜き出される。LPF21から出力された低域合成音声信号はリミッタ回路24と第4係数乗算器28に与えられる。またLch、Rchのデジタルの音声信号は夫々第3係数乗算器27L、27Rに与えられる。入力チャンネルの総数が $n+1=6$ であるので、第3係数乗算器27L、27Rの乗算係数 $c$ を夫々 $1/6$ とし、第4係数乗算器28の乗算係数 $d$ を $4a/6$ とする。

【0074】第2加算器25Lは第4係数乗算器28の出力と第3係数乗算器27Lの出力とを加算する回路で、第2加算器25Rは第4係数乗算器28の出力と第3係数乗算器27Rの出力とを加算する回路である。第2加算器25Lと第2加算器25Rでの加算結果はリミッタ設定回路26に与えられる。リミッタ設定回路26は入力された2つの加算結果を見積合成信号とし、2つの見積合成信号の少なくともいずれか一方が規定レベルを越えるとき、リミッタ回路24の制限レベルを決定し、入力信号を減衰させる振幅制御信号をリミッタ回路24に与える回路である。

【0075】第5係数乗算器23はリミッタ回路24の出力するデジタルの低域合成音声信号を乗算係数 $b$ で増幅する回路である。ここでは乗算係数 $b$ は $1/a$ に等しく、4とする。これは第1係数乗算器19C、19LS、19RS、19LFの乗算係数 $a$ と逆数の関係にある。即ち第5係数乗算器23は、第1係数乗算器19C、19LS、19RS、及び第2係数乗算器19LFで減衰した信号を元のレベルに戻すために増幅する。第5係数乗算器23から出力された低域合成音声信号は、第3加算器22L、22Rによって夫々Lch、Rchに配分される。

【0076】第1加算器20Aでは4つのチャンネルの信号が加算される際にオーバーフローが生じる恐れがあ

る。このために第1係数乗算器19C、19LS、19RS、及び第2係数乗算器19LFでは、夫々の信号レベルが $1/4$ 以下になるような乗算係数 $a$ を設定するのである。また、これらの係数乗算器で下げた信号レベルを、元のレベルに戻すため、第5係数乗算器23は入力信号を増幅する。但し、本実施の形態では、抜き出した低域成分をLchとRchの2つのチャンネルに分配し、スピーカから音として出力されたあとの音響的加算効果を考慮して、第5係数乗算器23は厳密には入力信号を $4 \times a$ 倍に増幅する。この補正係数 $a$ の値については、図1に示す実施の形態の場合と同様である。

【0077】また、第3係数乗算器27L、27Rは入力信号を $1/6$ に減衰させ、第4係数乗算器28は入力信号を $(4 \times a)/6$ に減衰させる。LPF21の最大出力レベルをLFとし、Lchの最大信号レベルをL、Rchの最大信号レベルをRとすると、リミッタ設定回路26への入力値が $(4a/6LF + 1/6L)$ 、又は $(4a/6LF + 1/6R)$ を越えないとき、リミッタ設定回路26は信号レベルを制限しないような振幅制御信号をリミッタ回路24に出力する。またリミッタ設定回路26への入力される見積合成信号の値が $(4a/6LF + 1/6L)$ 、又は $(4a/6LF + 1/6R)$ を越えるとき、リミッタ設定回路26はデジタル回路系のMSBを越えないような値に信号レベルを制限する振幅制御信号をリミッタ回路24に出力する。

【0078】このような制御をすると、第3加算器22L、22Rでの加算結果がデジタル回路系でオーバーフローを起こすことのない信号レベルとなる。こうしてリミッタ設定回路26では、入力された音声信号のうちの最大の信号よりリミッタ回路24の制限レベルを決定する。

【0079】例えば、第3加算器22L、22R以降の回路が第3加算器22L、22Rより前の回路に対して余分な振幅マージンを持っていない場合を考える。リミッタ回路24が信号レベルを制限していないときの第3加算器22L又は22Rの出力をADDとすると、ADDの信号レベルの $1/6$ の信号がリミッタ設定回路26に入力されている。従って、リミッタ設定回路26がこの信号を監視することにより、第3加算器22L、22Rの出力がオーバーフローするか否かを判定できる。

【0080】このリミッタ設定回路26へ入力される信号のうち、最大の信号について監視し、リミッタ設定回路26は第3加算器22L、22Rの出力がオーバーフローを起こすと判断した場合は、第3加算器22L、22Rへ入力する低域成分をリミッタ回路24にて制限する。

【0081】このように、第3加算器22L、22Rの出力に相当する信号を監視してリミッタ回路24の制限レベルを設定するようにしている。低域成分の分配を受けるチャンネルの信号レベルが低く、第3加算器22

10

20

30

40

50

L、22Rにおいてオーバーフローが起こらない場合には、リミット回路24は分配する低域成分のレベルを制限しないように制御する。このため再生される音声信号全体の低域成分の音量は正しく保たれる。また、低域成分の分配を受けるチャンネルの信号レベルが高く、低域成分の分配を受けた場合にオーバーフローを起こしてしまうような場合には、リミット回路24において低域成分が制限され、第3加算器22L、22Rにおけるオーバーフローを避けることができる。

【0082】本実施の形態の音響処理回路では、例えば第1の実施の形態の音響処理回路のように、第3加算器22L、22R以降の回路が第3加算器22L、22Rより前の回路に対して余分な振幅マージンを持っていない場合に備えてリミット設定回路を設けることにより、第3加算器22L、22R以降に余分な振幅マージンが不要になる。こうすると全ての回路をデジタル回路で構成しても、第3加算器22L、22Rにてオーバーフローを起こさなくなる。従って余分な振幅マージンを確保することによる下位ビット切り捨てによる音質悪化を防ぐことができる。

【0083】また、この音響処理回路の後段に接続する増幅器などの機器に、余分な振幅マージンがない場合なども、後段の機器の振幅マージンにあわせてリミット設定回路26を構成すればよい。こうすると後段の機器での信号のオーバーフローを避けることができる。

【0084】なお、この音響処理回路は、第1の実施の形態のものと同様に低域成分に分配するための第3加算器22L、22Rのみをアナログ回路で構成し、その他の回路をデジタル回路で構成しても良い。また、全ての回路をアナログ回路、もしくはデジタル回路で構成することもでき、上記した実施の形態に限定されるものではない。

【0085】尚、独立チャンネルの数を $n$ とし、 $n-m$ の独立チャンネルに対して低域成分を付与する場合は、各係数乗算器の乗算係数 $a$ 、 $b$ 、 $c$ 、 $d$ は、以下のような値に設定する。 $\alpha$ は音響の空間的加算補正係数とする。

$$\begin{aligned} a &= 1 / (m+1) \\ b &= \alpha (m+1) \\ c &= 1 / (n+1) \\ d &= \alpha (m+1) / (n+1) \end{aligned}$$

【0086】(実施の形態3-1)次に本発明の第3の実施の形態(請求項9、10に対応)における音響処理回路について説明する。図4は音響処理回路に用いられる低域合成信号挿入回路の構成を示すブロック図である。図4に示す低域合成信号挿入回路は前述した低域成分合成回路の後段に設けられるもので、ここではCc h、LSch、RSchのデジタルの音声信号を直接に帯域制限する回路系の図示は省略している。

【0087】本図において、入力されたデジタルの音声信号は、リミット回路29に入力される。リミット回

路29は制御器32の出力する振幅制御信号に基づいて入力信号の上限レベルを制限するよう入力信号を減衰させる回路である。リミット回路29の出力信号は、D/A変換器30にてアナログの音声信号に変換される。信号レベル調整器31は入力されたアナログの音声信号を制御器32から出力されたレベル調整信号で減衰させる回路である。一般のAV機器では音量ボタンの機能に相当する。

【0088】制御器32は、信号レベル調整器31のいかなる減衰レベルにおいても信号レベル調整器31の取り得る出力信号の最大値が一定となるよう、リミット回路29の制限レベルを、信号レベル調整器31の減衰レベルに連動して設定する回路である。

【0089】例えば、信号レベル調整器31の減衰レベルを0dBに設定したとき、信号レベル調整器31から出力されるアナログの音声信号の最大レベルをある値Aボルト以下にするため、リミット回路29はその制限レベルを、入力される信号の最大値より-6dBの値に設定している。この状態で信号レベル調整器31の減衰レベルを-3dBに設定すると、リミット回路29に最大レベルの音声信号が入力された場合、信号レベル調整器31から出力されるアナログ信号の最大レベルはAボルトより3dB低いレベル(-9dB)になってしまう。

【0090】ここで、制御器32は、信号レベル調整器31の減衰レベルを3dB下げた分、リミット回路29の制限レベルを-6dBから-3dBになるよう3dB上げて設定し直す。この働きにより、信号レベル調整器31から出力されるアナログ信号の最大レベルはAボルトとなり、信号レベル調整器31の減衰レベルを変更する前のレベルが保たれる。従って最大レベル以内の音声信号が低域成分信号挿入回路に入力される限り、音響処理回路の使用者は信号レベル調整器31を操作することにより低音の加算割合を任意に制御することができる。

【0091】図4のリミット回路29と信号レベル調整器31を含む本実施の形態における音響処理回路全体の構成図を図5に示す。Lch、Rch、Cch、LSch、RSch、LFEの6つのチャンネルのデジタルの音声信号に対して、これまでの実施の形態と同様に低域成分の分配のための回路が設けられている。しかしこれまでの実施の形態と異なり、出力部には低域再生専用のチャンネル(以下、SWchという)が設けられている。

【0092】図5において、Lch、Rch、Cch、LSch、RSchの5つのチャンネルのデジタルの音声信号は、HPF33L、33R、33C、33LS、33RSに夫々入力され、低域成分が遮断される。そして中域及び高域の成分の音声信号は第1D/A変換器38L、38R、38C、38LS、38RSに与えられ、アナログの音声信号に変換される。これら各チャンネルのアナログの音声信号は低域合成信号挿入回路4

10

20

30

40

50



0の一部を構成する信号レベル調整器39を通して外部に出力される。

【0093】また、Lch、Rch、Cch、LSch、RSch、LEFの6つのチャンネルの音声信号は、夫々第1係数乗算器34L、34R、34C、34LS、34RS、及び第2係数乗算器34LEFに入力され、乗算係数1/6で減衰される。減衰された6チャンネルの音声信号は第1加算器35にて加算される。

【0094】第1加算器35の出力はLPF36に与えられ、低域成分のみが抜き出される。この音声信号は低域合成信号挿入回路40に入力される。低域合成信号挿入回路40はリミッタ回路37、第2D/A変換器38LF、第3係数乗算器41、信号レベル調整器39、制御器40Cにより構成される。LPF36の出力される低域合成音声信号はリミッタ回路37(29)に入力されると、リミッタ回路37は入力信号が最大レベルを超えていれば、上限を制限したデジタルの音声信号に変換する。この信号は第2D/A変換器38LF(30)に入力され、アナログの音声信号に変換される。この音声信号は乗算係数eが6の第3係数乗算器41で増幅され、信号レベル調整器39(31)に入力される。制御器40C(32)がリモートコントローラで構成されている場合は、人の操作に基づいて信号レベル調整器39の減衰レベルを設定する。尚、図5のリミッタ回路37、第2D/A変換器38LF、信号レベル調整器39、制御器40Cは、図4に示すものと夫々同一であり、それらの機能説明を省略する。

【0095】図5から判るように、SWchには6つの音声信号が合計されて出力されるため、入力信号として全てのチャンネルにLPF36の通過域において、同位相で最大振幅の信号が入力された場合には、信号レベル調整器39の減衰レベルが0dBであれば、そのSWchの出力信号の振幅は入力信号の6倍に達する。例えば、入力信号の振幅が2Vrmsであるとする、SWchの出力信号の振幅は12Vrmsというレベルになる。

【0096】このように、他のチャンネルに比べSWchの振幅は最大6倍に達する可能性があるが、この出力をそのまま後段に送ると、後段の機器にてオーバーフローを起こし、クリップ音などの異常音を発生する可能性が高い。従って、このような異常音を避けるため、後段の機器がオーバーフローを起こさないレベルに振幅を制限する必要がある。

【0097】例えば、図5の音響処理回路において、入力音声信号の最大振幅が2Vrmsであり、SWchの出力音声信号の最大振幅も2Vrmsで制限して出力する場合を考える。入力信号として全てのチャンネルに同位相且つ最大振幅である2Vrmsの音声信号が入力された場合、リミッタ回路37の制限レベルが十分大きく、信号レベル調整器39の減衰レベルが0dBであ

ば、SWchの出力の振幅は2Vrmsの6倍の12Vrmsに達する。このため出力音声信号を2Vrmsに制限するためには、約16dB減衰させる必要がある。

【0098】従って制御器40Cは、信号レベル調整器39の減衰レベルが0dBの場合にはリミッタ回路37の制限レベルを、最大振幅レベルから-16dBに設定する。ところが、信号レベル調整器39の減衰レベルが-xdBに設定されているとすると、SWchの最大振幅は12Vrmsより-xdB低い振幅になるため、2Vrmsに制限するための減衰量は(16-x)dBとなる。(16-x)が0より大きい場合には、制御器40はリミッタ回路37の制限レベルを最大振幅レベルから-(16-x)dBに設定する。(16-x)が0より小さい場合には、制御器40はリミッタ回路37の制限レベルを最大振幅レベルに設定、すなわちリミッタとして働かないよう設定にする。

【0099】このように、制御器40Cは信号レベル調整器39の減衰レベルに応じてリミッタ回路37の制限レベルを設定するので、SWchの出力信号の取り得る最大振幅レベルを信号レベル調整器39の減衰レベルの設定値に関わりなく一定に保つことができる。従って、信号レベル調整器39の減衰レベルが大きいときに、不必要に出力レベルを制限してしまうことがない。

【0100】(実施の形態3-2)次に本発明の第3の実施の形態における音響処理回路の他の構成例について説明する。図5に示した構成の音響処理回路では、デジタル部での低域のオーバーフローを避けるため、第1係数乗算器34L、34R、34C、34LS、34RS、及び第2係数乗算器34LEFにて、オーバーフローを起こさないレベルにまで入力信号を減衰させる。そしてこれらの減衰した分をアナログ部の第3係数乗算器41にて元のレベルに戻すようにしている。このとき、第1D/A変換器38L~38RSのS/N値が悪いと、アナログ部の第3係数乗算器41にてノイズが増幅されるため、更にS/N値が悪くなる場合がある。この音声信号を他のチャンネルに分配するときは、分配されるチャンネルの元の信号が支配的に存在するため、このS/N値の多少悪い音声信号を分配しても、分配されるチャンネルのS/N値をそれほど悪化させることにはならない。しかしこの低域の音声信号を分配せず、図5のように単独の信号としてSWchから出力する際には多少問題になる場合がある。

【0101】これに対処するため、図5に示す構成に代えて、図6に示す構成の音響処理回路に変更しても良い。本図に示すようにこの音響処理回路は、第3係数乗算器42を第2D/A変換器38LFの前段に設けたことが特徴である。その他の構成は図5と同一であり、他の回路部に対しては同一の符号を付け、構成と動作説明は省略する。

【0102】ここで、図5の音響処理回路では、第1係

数乗算器34L、34R、34C、34LS、34RS、及び第2係数乗算器34LFで夫々減衰させた各チャンネルの音声信号をアナログ部の第3係数乗算器41で元のレベルに戻している。しかし、図6の音響処理回路では、第1係数乗算器34L、34R、34C、34LS、34RS、及び第2係数乗算器34LFで夫々減衰させた音声信号をデジタル部の第3係数乗算器42にて元のレベルに戻している。

【0103】このような構成によれば、一旦第1係数乗算器34L～34RS及び第2係数乗算器34LFにて減衰させて抜き出した低域信号を、第2D/A変換器38LFの前で元の信号レベルに戻すので、第2D/A変換器38LFには十分なビット数の信号が供給され、アナログ変換後のS/N値を稼ぐことができる。但し、第3係数乗算器42にて低域合成音声信号を元のレベルに戻す際、デジタル部でのオーバーフローを起こさないようリミット回路37の制限レベルを設定する必要がある。例えば、図6の構成の場合、第3係数乗算器42は信号を6倍に増幅するよう乗算係数を設定する。そしてリミット回路37は、この回路に入力される音声信号の振幅を1/6以下に制限するよう設定する。

【0104】なお、図4の音響処理回路は、図5及び図6の音響処理回路のように、SWchの音声出力を制限する場合だけでなく、例えば図1の音響処理回路のように低域成分を他のチャンネルに分配するような構成においても有効であり、上記した実施の形態に限定されるものではない。

【0105】また、本発明の各実施の形態においては、すべてディスクリート・デジタル・マルチチャンネル方式に対応する音響処理回路として説明したが、ディスクリート・デジタル・マルチチャンネル方式に限らず、MPEGなど、他のマルチチャンネルの音声記録再生方式にも同様に適用可能である。

【0106】

【発明の効果】請求項1～6記載の音響処理回路によれば、マルチチャンネル音声信号の低域成分分配のための複雑な回路のほとんどを、構成と制御の容易なデジタル回路で実現できる。また低域成分の分配を受けるチャンネルに低域成分を加算する処理を、振幅マージンの確保が容易なアナログ回路で実現できる。このため、ハードウェアの構成と制御が容易となり、音質振幅マージンの確保時の良好な音質を兼ね備えることが可能となる。

【0107】請求項7、8記載の音響処理回路によれば、マルチチャンネル音声信号の低域成分分配時に、分配を受けるチャンネルの振幅マージンを越えないよう、分配する低域成分の供給量をリミット回路にてコントロールするため、分配を受けた後の振幅マージンを十分確保できないような場合にも、オーバーフローによるクリップ音などの異常音を避けることができ、回路設計の自由度を増すことが可能となる。

【0108】請求項9～11記載の音響処理回路によれば、アナログ部の信号レベル調整器の減衰レベルに応じて、デジタル部のリミット回路の制限レベルを設定するので、信号レベル調整器の出力信号の最大振幅レベルを信号レベル調整器の減衰レベルの設定値に関わりなく一定に保つことが可能となる。また、リミット回路を構成と制御が容易なデジタル部で構成でき、かつ、プロセッサの処理余裕を活用することが出来るので、部品追加などのコストアップなく回路を構成することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における音響処理回路の構成例を示すブロック図である。

【図2】本発明の第1の実施の形態における音響処理回路の他の構成例を示すブロック図である。

【図3】本発明の第2の実施の形態における音響処理回路の構成例を示すブロック図である。

【図4】本発明の第3の実施の形態における音響処理回路の要部の構成例を示すブロック図である。

【図5】本発明の第3の実施の形態における音響処理回路の構成例を示すブロック図である。

【図6】本発明の第3の実施の形態における音響処理回路の他の構成例を示すブロック図である。

【図7】ドルビー・プロロジック回路を含む従来の音響処理回路の構成例を示すブロック図である。

【符号の説明】

1C、1LS、1RS、8L、8R、8C、8LS、8RS、18C、18LS、18RS、33L、33R、33C、33LS、33RS ハイパスフィルタ (HPF)

2C、2LS、2RS、2LF、10L、10R、10C、10LS、10RS、10LF、19C、19LS、19RS、19LF、23、28、27L、27R、34L、34R、34C、34LS、34RS、34LF、41、42 係数乗算器

3A、7L、7R、11A、15L、15R、15C、15LS、15RS、20A、22L、22R、25L、25R、35 加算器

4、12、21、36 ローパスフィルタ (LPF)

5L、5R、5C、5LS、5RS、5LF、13L、13R、13C、13LS、13RS、13LF、38L、38R、38C、38LS、38RS、38LF、

デジタル・アナログ変換器 (D/A変換器)

9L、9R、9C、9LS、9RS 切換スイッチ

11、20 低域成分合成回路

16L、16R、16C、16LS、16RS 選択スイッチ

17 スイッチ

24、29、37 リミット回路

50 26 リミット設定回路



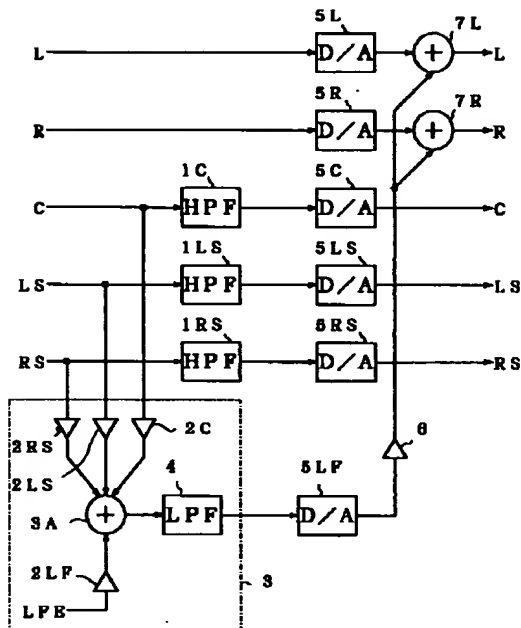
27

28

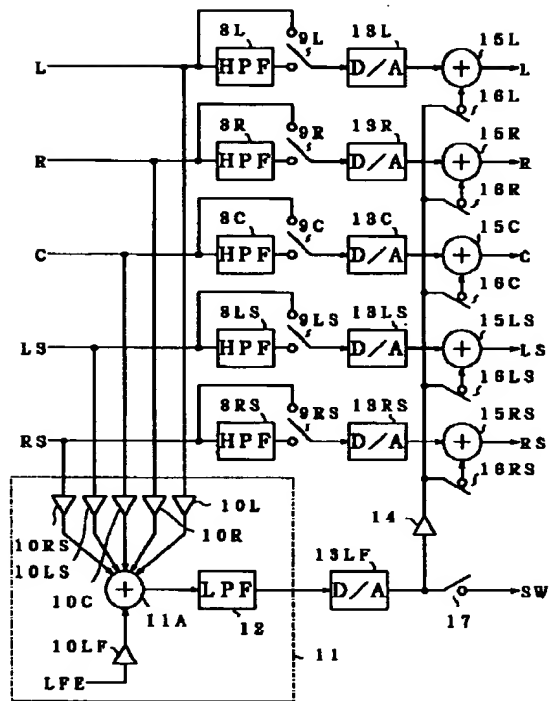
31, 39 信号レベル調整器  
32, 40C 制御器

40 低域合成信号挿入回路

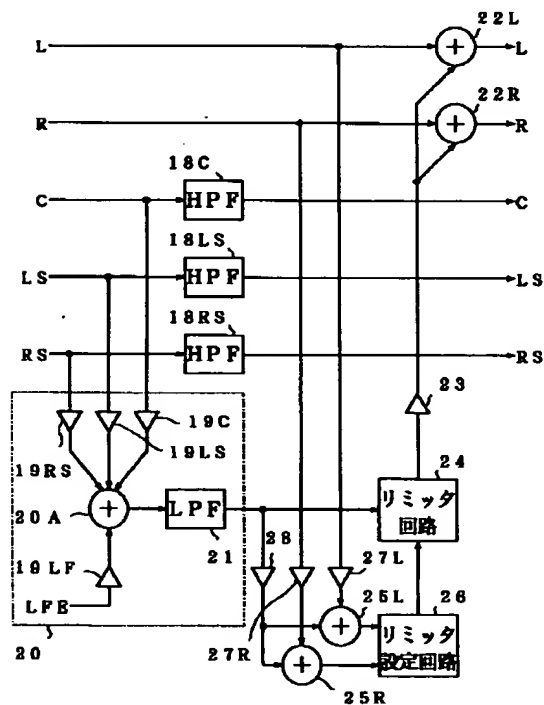
【図1】



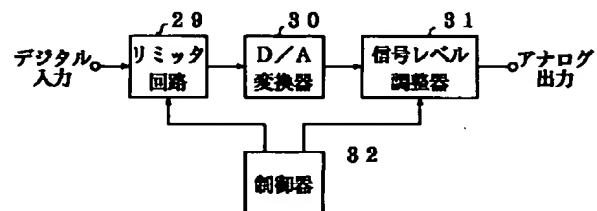
【図2】



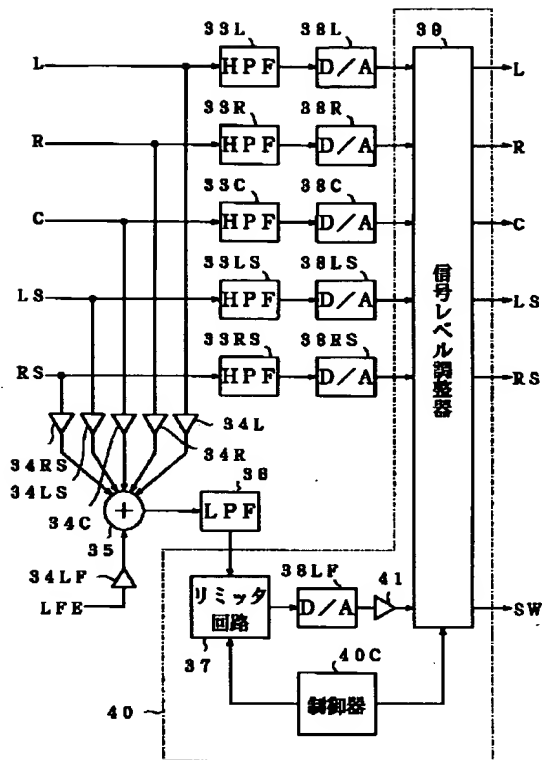
【図3】



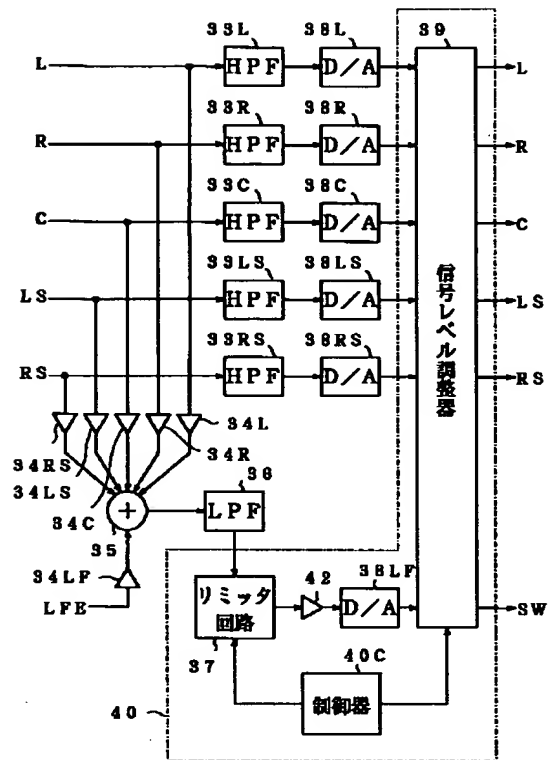
【図4】



【図5】



【図6】



【図7】

